Politechnika Śląska, Katedra Energoelektroniki, Napędu Elektrycznego i Robotyki

Model i metoda projektowania wysokoczęstotliwościowego falownika klasy EF

Streszczenie. W artykule przedstawiono model i metodę projektowania wysokoczęstotliwościowego falownika klasy EF z dołączoną ćwierćfalową linią długą po stronie zasilania. Zwiększanie częstotliwości pracy falowników rezonansowych wymaga stosowania dedykowanych metod do ich analizy i projektowania. Koniecznym staje się uwzględnienie parametrów pasożytniczych ich istotnych podzespołów. Zaproponowana koncepcja została wyjaśniona oraz zweryfikowana. Dwa falowniki klasy EF (20 MHz, 400 W) zostały zaprojektowane i przebadane.

Abstract. A model and design method of high-frequency Class EF inverter using a quarterwave transmission line on the supply side is presented in the article. With increasing operating frequency of resonant inverters, more sophisticated methods for their analysis and design are required. In this case, parasitic parameters of their main components cannot be omitted. The proposed concept was explained and verified. Two Class EF inverters (20 MHz, 400 W) was designed and tested. (**Model and design method of high-frequency Class EF inverter**).

Słowa kluczowe: falowniki rezonansowe, falownik klasy EF, wysoka częstotliwość, miękkie przełączanie. **Keywords**: resonant inverters, Class EF inverter, high-frequency, soft-switching.

doi:10.12915/pe.2014.06.14

Wstęp

Wysokoczęstotliwościowe, źródła wysokosprawne energii elektrycznej znajdują współcześnie liczne zastosowania przemysłowe, medyczne i naukowe, przykładowo do: nagrzewania indukcyjnego małych detali, nagrzewania pojemnościowego, indukcyjnej generacji plazmy niskotemperaturowej, diagnostyki medycznej i zasilania układów implantowanych. Realizacja źródeł energii elektrycznej o częstotliwościach od pojedynczych do kilkudziesięciu megaherców i mocach od kilkuset watów do kilku kilowatów wymaga użycia techniki miękkiego przełączania tranzystorów. W ten sposób ograniczane są straty mocy związane z przełączaniem tranzystorów, zapewniając jednocześnie wysoką sprawność. Typowym reprezentantem tego typu źródeł jest rezonansowy falownik klasy E [1, 2]. Niestety pomimo licznych zalet charakteryzuje się on bardzo niekorzystnym stosunkiem wartości szczytowej napięcia tranzystora do wartości napięcia zasilania, wynoszącym około 3,6 [1, 2, 3]. Z tego powodu stosowane muszą być wysokonapięciowe tranzystory MOSFET o względnie dużej rezystancji przewodzenia. Bardzo interesująca koncepcja modyfikacji falownika klasy E zaproponowana została w pracy [4]. Przedstawiono w niej uproszczone zależności projektowe i podstawowe właściwości falownika klasy EF, który jest jednotranzystorowym odpowiednikiem czterotranzystorowego (mostkowego) lub dwutranzystorowego (półmostkowego) falownika klasy DE [3]. Falowniki te wyróżniają się zbliżonym do prostokątnego, bardzo korzystnym kształtem przebiegu napięcia tranzystora. W falowniku klasy EF stosunek wartości szczytowej napięcia tranzystora do wartości napięcia zasilania wynosi tylko 2. Przełączanie miękkie tranzystora odbywa się w warunkach analogicznych jak w falowniku klasy E. Realizacja falownika klasy EF jest możliwa dzięki odpowiedniemu wykorzystaniu właściwości ćwierćfalowej linii długiej [4]. Koncepcja falownika klasy FF została zweryfikowana eksperymentalnie w pracy autora [5]. Niestety dotychczas znana, uproszczona metoda projektowania falownika klasy EF [4, 5] okazuje się nieprzydatna do projektowania wysokoczęstotliwościowych. Stanowiło falowników to motywację do podjęcia odpowiednich badań.

Celem artykułu jest przedstawienie koncepcji modelu i zweryfikowanej metody projektowania wysokoczęstotliwościowego falownika klasy EF. W ramach weryfikacji eksperymentalnej zaprojektowano, skonstruowano i przebadano dwa falowniki klasy EF o częstotliwości pracy 20 MHz i mocy wyjściowej 400 W.

W artykule wyjaśniono problematykę wysokoczęstotliwościowego falownika klasy EF, opisano jego model oraz zaproponowaną metodę projektowania. Przedstawiono kilka przykładów wykorzystania tej metody. Następnie skonstruowano dwa laboratoryjne falowniki klasy EF i dokonano podstawowych pomiarów. Wyniki pomiarów posłużyły do zweryfikowania zaproponowanej koncepcji.

Falowniki klasy EF

Na rysunku 1 zamieszczono schemat falownika klasy EF oraz typowe dla niego przebiegi. Falownik zasilany jest poprzez ćwierćfalową (λ /4) linię długą o impedancji charakterystycznej Z_0 . Charakterystyka częstotliwościowa ćwierćfalowej linii zwartej wykazuje naprzemienne maksima i minima impedancji (rezonanse równoległe i szeregowe) dla częstotliwości pracy falownika i jej kolejnych wielokrotności. Umożliwia to uzyskanie w przybliżeniu prostokątnego kształtu przebiegu napięcia tranzystora [4, 5]. Tranzystor przełączany jest zawsze ze współczynnikiem wypełnienia przewodzenia tranzystora *D* mniejszym niż 0,5 (np. *D* = 0,3 – rys.1.b). Przebiegi napięcia tranzystora u_{DS} oraz prądu tranzystora i_D przedstawione na rysunku 1.b zostały odpowiednio znormalizowane względem wartości napięcia zasilania oraz wartości średniej prądu zasilania.



Rys.1. Schemat falownika klasy EF (a) oraz przebiegi napięcia i prądu tranzystora (b)

Falownik pracuje optymalnie, tzn. tranzystor załączany jest przy zerowym napięciu tranzystora i przy zerowej jego pochodnej. Przebieg napięcia *u*_{DS} wykazuje charakterystyczne spłaszczenie.

Zakładając, że prąd wyjściowy jest sinusoidalny oraz elementy falownika są idealne uzyskuje się uproszczone zależności projektowe [4]:

(1)
$$L_2 = \left[\frac{\tau - \sin \tau \cdot \cos \tau}{\sin^2 \tau} + Q\right] \cdot \frac{R}{\omega}$$

$$C_1 = \frac{\sin^2 \tau}{2}$$

(4)
$$P = \frac{2 \cdot (1 + \cos \tau)^2}{\pi^2} \cdot \frac{E^2}{R},$$

gdzie: Q – dobroć wyjściowego obwodu rezonansowego, $\omega = 2 \cdot \pi \cdot f$ – pulsacja przełączeń, f – częstotliwość przełączeń, P – moc czynna falownika (wejściowa lub wyjściowa – założenie o bezstratności); $\tau = 2 \cdot \pi \cdot (0,5 - D)$.



Rys.2. Schemat zmodyfikowanego falownika klasy EF

Model wysokoczęstotliwościowego falownika klasy EF

W przypadku wysokoczęstotliwościowego falownika klasy EF schemat z rysunku 1.b jest nieodpowiedni. Ze wzrostem częstotliwości pracy niepomijalny staje się wpływ nieliniowej pojemności wyjściowej tranzystora oraz ujawniają się inne parametry pasożytnicze podzespołów falownika. Na rysunku 2 zamieszczono schemat, na którym zaznaczono pojemność tranzystora Co oraz rezystancję pasożytniczą $R_{\rm P}$ cewki L_2 . Straty mocy kondensatorów C_2 i C₃ są znacznie mniejsze w porównaniu ze stratami mocy w innych podzespołach. Ponieważ z reguły obciążenie falownika jest znormalizowane ($R \approx 50 \Omega$), dlatego połączenie równoległe kondensatora C_3 z rezystorem R zapewnia dodatkową swobodę podczas projektowania falownika. Dla przebiegów sinusoidalnych połączenie równoległe może zostać sprowadzone do równoważnego połączenia szeregowego (do schemat z rysunku 1.a) o parametrach zależnych m.in. od pojemności C_3 . Należy wyjaśnić, że schemat z rysunku 2 odpowiada szczególnym przypadkom, dla których brak jest dodatkowego kondensatora przyłączonego równolegle do tranzystora. Są to przypadki pracy falownika klasy EF z możliwie najwyższymi częstotliwościami, dla których całkowitą rolę zewnętrznego przejmuje kondensatora pojemność wyjściowa tranzystora. W przypadku niższych częstotliwości pracy lub większych mocy falownika może koniecznym dołączenie kondensatora okazać się zewnętrznego. W celu uproszczenia prezentowanych wyników przypadki takie zostały pominięte. Należy jednak zauważyć, że możliwe jest uwzględnienie takiej dodatkowej pojemności jako części pojemności Co.

Proponowana metoda projektowania wysokoczęstotliwościowego falownika klasy EF bazuje na

modelu przedstawionym na rysunku 3. Wprowadzane są następujące założenia:

- rezystancja *R*_P reprezentuje straty cewki *L*₂,
- rezystancja rezystora obciążenia *R* jest stała (*R* ≈ 50 Ω),
- pojemność C₀ zawiera całkowitą pojemność równoległą,
 linia długa (Z₀, λ/4) zastępowana jest bezstratnym modelem ćwierćfalowej linii długiej,
- tranzystor MOSFET Tr zastępowany jest trzystanowym modelem tranzystora.

Należy wyjaśnić, że parametry modelu z rysunku 3 mogą również uwzględniać inne parametry pasożytnicze, np. indukcyjność L_2 może być sumą indukcyjności cewki, kondensatora i połączeń. Model linii długiej i tranzystora wyjaśniono w kolejnym rozdziale.



Rys.3. Model wysokoczęstotliwościowego falownika klasy EF



Rys.4. Obliczone przebiegi dla pracy optymalnej falownika klasy EF: napięcie tranzystora ($u_{\rm DS}$), prądy tranzystora ($i_{\rm D}$ - $i_{\rm CO}$, $i_{\rm CO}$) zaznaczone na rysunku 6, napięcie wyjściowe ($u_{\rm O}$)

Przykładowe (odpowiadające *przykładowi 1*) przebiegi napięć i prądów falownika klasy EF zamieszczono na rysunku 4. Tranzystor załączany jest przy zerowym napięciu (ZVS – zero-voltage switching) oraz przy zerowej pochodnej napięcia (ZdVS – zero-voltage slope switching). Spełnienie tych warunków oznacza pracę optymalną falownika.



Rys.5. Model bezstratnej linii długiej (dla linii ćwierćfalowej $l = \lambda/4$)

Model linii długiej i tranzystora MOSFET

Przyjęto model bezstratnej linii długiej wyjaśniony na rysunku 5. Tego typu model stosowany jest m.in. w symulatorze obwodowym SPICE. Zapewnia on odpowiednią dokładność tworzonego modelu falownika przy ograniczeniu jego złożoności. Należy zauważyć, że użycie tego modelu wymaga gromadzenia informacji o wcześniejszych wartościach napięć i prądów.



Rys.6. Trzystanowy model tranzystora dla załączenia (a), wyłączania (b), wyłączenia (c)

Trzystanowy model tranzystora MOSFET przedstawiono na rysunku 6. Stratna, nieliniowa pojemność pasożytnicza tranzystora reprezentowana jest przez szeregowy dwójnik – nieliniową pojemność $C_{\rm O}$ oraz rezystancję $R_{\rm CO}$. Podczas wyłączenia (stan OFF – czas $t_{\rm off}$) tranzystor zastępowany jest tym szeregowym dwójnikiem. Podczas załączenia (stan ON – czas $t_{\rm on}$) do dwójnika dołączana jest równolegle rezystancja przewodzenia tranzystora R_{on} . Podczas wyłączania (stan ON-OFF – czas $t_{\rm on-off}$) rezystancja $R_{\rm on}$ zastępowana jest źródłem prądu $i_{\rm on-off}$ o liniowo zmniejszającej się wartości. Sekwencja kolejnych stanów tranzystora tworzy okres pracy falownika *T*

 $(T = t_{\rm off} + t_{\rm on} + t_{\rm on-off}).$

Przyjęty model tranzystora uwzględnia trzy istotne zjawiska towarzyszące przełączaniu tranzystora MOSFET z wysoką częstotliwością w falownikach rezonansowych: nieliniowość pojemności wyjściowej, niepomijalne straty mocy związane z jej przeładowywaniem oraz niezerowy czas wyłączania tranzystora (załączanie odbywa się w warunkach ZVS i ZdVS). Podobny model tranzystora (bez stanu ON-OFF) przedyskutowany został w pracy [6]. Analogiczny model tranzystora stosowany był przez autora w przypadku projektowania falownika klasy E opisanego w pracy [7].

Generalnie, parametry modelu $R_{\rm on}$, $t_{\rm on-off}$, $C_{\rm O}$ można odnaleźć w danych katalogowych tranzystora ($R_{\rm on} = R_{\rm DS(on)}$ – rezystancja przewodzenia, $t_{\rm on-off} = t_{\rm f}$ – czas opadania prądu, $C_{\rm O} = C_{\rm OSS}$ – pojemność mierzona pomiędzy drenem i źródłem przy zwartej bramce). Dla danego przypadku parametry te mogą zostać również zmierzone, zwiększając dokładność modelu. Przykładową charakterystykę pojemności $C_{\rm O}$ dla tranzystora MOSFET IXZ316N60 zamieszczono na rysunku 7. Jej pomiaru dokonano za pomocą analizatora impedancji Agilent 4294A. W celach porównawczych dodano również punkty odczytane z danych katalogowych.



Rys.7. Wyjściowa pojemność tranzystora $C_{\rm O}$ w funkcji napięcia dren-źródło $U_{\rm DS}$

Niestety w danych katalogowych brak jakichkolwiek informacji dotyczących zastępczej rezystancji $R_{\rm CO}$. Do jej określenia zastosowano temperaturową metodę porównawczą opisaną w pracy [7]. Dla tranzystora MOSFET IXZ316N60 uzyskano rezystancję około 0,4 Ω . Rezystancja $R_{\rm CO}$ jest zbliżona wartością do rezystancji przewodzenia tranzystora $R_{\rm on}$ ($R_{\rm on}$ = 0,6 Ω).

Rozwiązanie dla stanu ustalonego

Do uzyskania przebiegów napięć i prądów modelu falownika klasy EF (rys.3, 5 i 6) w stanie ustalonym zastosowano obwodowe modele dyskretne oraz komputerowe obliczenia sekwencyjne.



Rys.8. Dyskretne modele stowarzyszone z algorytmem trapezów dla kondensatora (a), cewki (b)

Dyskretne modele kondensatora i cewki stowarzyszone z algorytmem trapezów przedstawiono na rysunku 8 [8]. Modele te umożliwiają sprowadzenie modelu z rysunku 3 do dyskretnego modelu widocznego na rysunku 9, który umożliwia stosunkowo proste sekwencyjne obliczanie wartości poszczególnych napięć i prądów oraz ostatecznie ich przebiegów dla stanu ustalonego.



Rys.9. Dyskretny model falownika klasy EF (a) oraz model tranzystora dla załączenia (b), wyłączania (c), wyłączenia (d)

Dla każdego z trzech stanów tranzystora formułowane są cztery zestawy równań. Przykładowe zestawy takich równań dla stanu wyłączenia przyjmują postać:

(5)

$$e_{12n} = u_{12n} + R_{12}i_{3n}$$

$$e_{COn} = u_{COn} + R_{C} (u_{DSn} - u_{COn}) / R_{CO} ,$$

$$e_{C2n} = u_{C2n} + R_{C2}i_{3n}$$

$$e_{C3n} = u_{C3n} + R_{C3} (i_{3n} - u_{On} / R)$$

$$\Delta u_{DS} = u_{DS} (t - T / 4)$$

$$\Delta i_{1} = i_{1} (t - T / 4) ,$$

$$\Delta i_{2} = i_{2} (t - T / 4)$$

$$E - Z_{O}i_{1n+1} + Z_{O}\Delta i_{2} + \Delta u_{DS} = 0$$

$$E + Z_{O}\Delta i_{1} - Z_{O}i_{2n+1} - u_{DSn+1} = 0$$
(7)
$$i_{2n+1} - i_{3n+1} - \frac{u_{DSn+1} - e_{COn}}{R_{C} + R_{CO}} = 0$$

$$u_{DSn+1} - (R_{C2} + R_{L2} + R_{P})i_{3n+1} - e_{C2n} + e_{L2n} - u_{On+1} = 0$$

$$i_{3n+1} - \frac{u_{On+1}}{R} - \frac{u_{On+1} - e_{C3n}}{R_{C3}} = 0$$
(8)
$$u_{L2n+1} = R_{L2}i_{3n+1} - e_{L2n}$$

$$u_{COn+1} = R_{C}(i_{2n+1} - i_{3n+1}) + e_{COn},$$

$$u_{C2n+1} = R_{C2}i_{3n+1} + e_{C2n}$$

$$u_{C3n+1} = u_{On+1}$$

gdzie e_{L2n} ; u_{L2n} ; e_{COn} , e_{C2n} , $e_{C3n} - e_{C*n}$; u_{COn} , u_{C2n} , $u_{C3n} - u_{C*n}$; u_{L2n+1} ; u_{COn+1} , u_{C2n+1} , $u_{C3n+1} - u_{C^*n+1}$ są napięciami modeli dyskretnych, a u_{DSn} , u_{On} ; $u_{\text{DSn+1}}$, $u_{\text{On+1}}$ oraz i_{1n} , i_{2n} , i_{3n} ; i_{1n+1} , *i*_{2n+1}, *i*_{3n+1} są napięciami i prądami falownika, odpowiednio dla iteracji n oraz n+1. Zestaw równań (6) związany jest z modelem ćwierćfalowej linii długiej. Obliczenia prowadzone są sekwencyjnie z krokiem czasu h (rys.8). Przyjmuje się zerowe warunki początkowe. Iteracja n+1 rozpoczyna się od aktualizacji wartości napięć wymuszeń (zestawy równań (5) i (6)) na podstawie danych z iteracji n (zestaw równań (5)) oraz danych z iteracji wcześniejszej o przedział czasu T/4 (zestaw równań (6)). Następnie na podstawie zależności (7) obliczane są wartości wybranych napięć i prądów dla iteracji n+1. Po wyznaczeniu napięć modeli dyskretnych (zestaw równań (8)) rozpoczyna się kolejna iteracja. Podczas obliczeń sukcesywnie zmieniane są stany tranzystora oraz korygowana jest pojemność wyjściowa tranzystora $C_{\rm O}$ (rezystancja $R_{\rm C}$ = $h/2/C_{\rm O}$) zgodnie z wartością napięcia na tej pojemności (rys.7). Obliczenia kończą się (osiągany jest stan ustalony), gdy względne różnice prądów i2 oraz i3 falownika dla dwóch kolejnych okresów pracy są mniejsze niż 0,001.

Podobna metoda uzyskania stanu ustalonego dla modelu falownika klasy C-E (bez zastosowania modeli dyskretnych) zaproponowana została w pracy [9].

Metoda projektowania falownika klasy EF

Metoda projektowania wykorzystuje model falownika oraz rozwiązania uzyskiwane dla stanu ustalonego. Wyjaśnia ją schemat blokowy zamieszczony na rysunku 10. Na początku wprowadzane są parametry modelu (E, C_2, L_2 , R_P, C₃, R), parametry linii długiej i tranzystora (Z_O, R_{on}, t_{on-off}, $C_{\rm O}(U_{\rm DS}), R_{\rm CO})$, parametry sterowania (T, f = 1/T, t_{on}) oraz krok całkowania h, a także w zależności od danej funkcji celu zadana wartość szczytowa napięcia tranzystora U_m lub/i moc wyjściowa P. Jako wyznaczane parametry falownika klasy EF wybrano napięcie zasilania E, indukcyjność cewki L2 oraz pojemność kondensatora C3, natomiast wartości pozostałych parametrów stanowią założenia projektowe. Wartości początkowe parametrów E, L_2 , C_3 mogą zostać wstępnie oszacowane na podstawie uproszczonych zależności (1) - (4) lub zostać przyjęte z wcześniejszych obliczeń. Obliczenia prowadzone są aż do uzyskania stanu ustalonego, a następnie kontynuowane w celu zminimalizowania wartości danej funkcji celu g.

Należy wyjaśnić, że powyższe obliczenia można powtórzyć na dowolnym etapie projektowania lub konstruowania falownika, gdy część z jego parametrów może zostać już zmierzona. W ten sposób zwiększa się dokładność stosowanej metody projektowania.



Rys.10. Schemat blokowy metody projektowania

Opisaną metodę projektowania falownika klasy EF zrealizowano w programie MATLAB. Zilustrowano ja trzema przykładami dla różnych funkcji celu. Dla modelu tranzystora przyjęto parametry jak dla tranzystora MOSFET IXZ316N60. Jest to tranzystor dedykowany do zastosowań wysokoczęstotliwościowych, o napięciu znamionowym dren-źródło 600 V i prądzie znamionowym drenu 18 A. W pierwszym przykładzie falownik pracuje optymalnie z zadaną wartością szczytową napięcia tranzystora 400 V, uzyskując znaczącą moc wyjściową, około 700 W. W drugim przykładzie falownik nadal pracuje optymalnie, z zadaną, zmniejszoną do 400 W mocą wyjściową. Zmianę mocy uzyskano przez zmniejszanie napięcia zasilania. W rezultacie wartość szczytowa napięcia tranzvstora zmniejszyła się do około 300 V. Trzeci przykład dotyczy maksymalizacji sprawności falownika dla zadanej mocy wyjściowej jak w przykładzie drugim (400 W) oraz dla zadanej wartości szczytowej napięcia tranzystora jak w przykładzie pierwszym (400 V).

Przykład 1.

Znormalizowana funkcja celu przyjmuje postać:

(9)
$$g(E, L_2, C_3) = \frac{|u_{\rm DS}(t=0)|}{E} + \frac{\left|\frac{\mathrm{d}u_{\rm DS}(t=0)}{\mathrm{d}t}\right|}{E2\pi f} + \frac{\left|U_{\rm DSm} - U_{\rm m}\right|}{E}$$

gdzie: $u_{\rm DS}(t=0)$, $du_{\rm DS}(t=0)/dt$ – odpowiednio wartości napięcia i pochodnej napięcia tranzystora w chwili załączenia, $U_{\rm DSm}$ – aktualna wartość szczytowa napięcia tranzystora, $U_{\rm m}$ – zadana wartość tego napięcia.

Dane wejściowe: $C_2 = 5 \text{ nF}$, $R_P = 0,2 \Omega$, $R = 50 \Omega$, $Z_O = 50 \Omega$, $R_{on} = 0.4 \Omega$, $t_{on-off} = 4 \text{ ns}$, $C_O(U_{DS}) - \text{rysunek 7}$, $R_{CO} = 0,4 \Omega$, f = 20 MHz (T = 1/f = 50 ns), $t_{on} = 12,5 \text{ ns}$, $U_m = 400 \text{ V}$, h = 1/f/2000 = 25 ps.

Wartości początkowe: *E* = 200 V, *L*₂ = 200 nH, *C*₃ = 200 pF. Dane wyjściowe: *E* = **200,1 V**, *L*₂ = **303,8 nH**, *C*₃ = **323,3 pF**.

Wybrane przebiegi dla tego przypadku zamieszczono na rysunku 4. Moc wejściowa P_1 wyniosła **796,4 W**, natomiast moc wyjściowa P_0 była równa **709,6 W**, uzyskując sprawność η_D = **89,1%**. Dokonując rozdziału strat mocy tranzystora otrzymano: 30,9 W (załączenie), 28,4 W (wyłączanie) i 12,7 W (wyłączenie).

Przyjęcie dużej pojemności kondensatora C_2 zapewnia uzyskanie małych indukcyjności cewki L_2 i rezystancji R_P . Zmniejszanie pojemności C_2 powodowałoby stopniowe zwiększanie indukcyjności L_2 i rezystancji R_P , a w rezultacie spadek sprawności falownika.

Przykład 2.

Wprowadza się następującą funkcję celu:

(10)
$$g(E, L_2, C_3) = \frac{|u_{\rm DS}(t=0)|}{E} + \frac{\left|\frac{\mathrm{d}u_{\rm DS}(t=0)|}{\mathrm{d}t}\right|}{E2\pi f} + \left|\frac{P_0}{P} - 1\right|,$$

gdzie: P_0 – aktualna moc wyjściowa falownika, P – jej wartość zadana.

Dane wejściowe: $C_2 = 5 \text{ nF}$, $R_P = 0,2 \Omega$, $R = 50 \Omega$, $Z_O = 50 \Omega$, $R_{on} = 0.4 \Omega$, $t_{on-off} = 4 \text{ ns}$, $C_O(U_{DS}) - \text{rys.}$ 7, $R_{CO} = 0,4 \Omega$, f = 20 MHz, $t_{on} = 12,5 \text{ ns}$, P = 400 W, h = 1/f/2000 = 25 ps.Wartości początkowe: E = 200 V, $L_2 = 303 \text{ nH}$, $C_3 = 323 \text{ pF.}$ Dane wyjściowe: E = 146,4 V, $L_2 = 283,9 \text{ nH}$, $C_3 = 354,1 \text{ pF.}$

Przebieg napięcia tranzystora $u_{\rm DS}$ przedstawiono na rysunku 11.a. Wartość szczytowa napięcia tranzystora $U_{\rm m}$ wyniosła **292,8 V**. Moc wejściowa $P_{\rm I}$ była równa **453,8 W**, a sprawność $\eta_{\rm D}$ = **88,1%**. Podział strat mocy tranzystora wynosił: 19,1 W (załączenie), 17,4 W (wyłączanie) i 8,6 W (wyłączenie).



Rys.11. Przebiegi napięcia tranzystora dla przykładu 2 (a) oraz przykładu 3 (b)

Przykład 3.

Funkcja celu przyjmuje postać:

(11)
$$g(E, L_2, C_3) = \frac{|U_{\text{DSm}} - U_{\text{m}}|}{E} + \left|\frac{P_0}{P} - 1\right| + \left|\frac{P_0}{P_1} - 1\right|.$$

Dane wejściowe: $C_2 = 5 \text{ nF}$, $R_P = 0,2 \Omega$, $R = 50 \Omega$, $Z_O = 50 \Omega$, $R_{on} = 0.4 \Omega$, $t_{on-off} = 4 \text{ ns}$, $C_O(U_{DS}) - \text{rys.7}$, $R_{CO} = 0,4 \Omega$, f = 20 MHz, $t_{on} = 12,5 \text{ ns}$, $U_m = 400 \text{ V}$, P = 400 W, h = 1/f/2000 = 25 ps.

Wartości początkowe: E = 200 V, $L_2 = 303$ nH, $C_3 = 323$ pF. Dane wyjściowe: E = 200,0 V, $L_2 = 373,2$ nH, $C_3 = 299,7$ pF. Przebieg napięcia tranzystora $u_{\rm DS}$ zamieszczono na rysunku 11.b. Moc wejściową $P_{\rm I}$ wynosiła 444,0 W oraz sprawność $\eta_{\rm D}$ = 90,1%. Podział strat mocy tranzystora był następujący: 11,0 W (załączenie), 11,8 W (wyłączanie) i 11,6 W (wyłączenie).

Podsumowując przedstawione przykłady, można stwierdzić, że modyfikacja wytycznych projektowych dokonywana jest w prosty sposób poprzez wprowadzanie odpowiedniej funkcji celu. Otrzymano parametry trzech falowników, w tym dwóch o jednakowej mocy wyjściowej. Najwyższą sprawnością charakteryzuje się trzeci falownik, pracujący w zakresie tzw. płytkiej pracy nieoptymalnej [3]. Ze względu na sprawność korzystne jest również jego zasilanie napięciem większym w porównaniu z drugim falownikiem. Parametry falowników o jednakowej mocy wyjściowej posłużyły do zweryfikowania eksperymentalnego zaproponowanej koncepcji modelu i metody projektowania.



Rys.12. Schemat (a) i zdjęcie (b) falownika klasy EF

Weryfikacja eksperymentalna

Schemat i zdjęcie skonstruowanego falownika klasy EF przedstawiono na rysunku 12. Na zdjęciu zaznaczono podstawowe podzespoły i podłączenia (LD – linia długa).

Tabela 1. Parametry falowników klasy EF

	L ₂ [nH]	$R_{\rm P}$ [m Ω]	C ₃ [pF]
falownik 2	285	216	351
falownik 3	371	270	299

Przeprowadzono badania laboratoryjne odpowiadające przykładom 2 i 3 (falowniki 2 i 3). Zmierzone za pomocą analizatora impedancji Agilent 4294A podstawowe parametry zestawiono w tabeli 1. Do bezpośredniego sterowania tranzystorem MOSFET IXZ316N60 [10] użyto drajwera składającego się z czterech drajwerów EL7457 połączonych równolegle. Tranzystor i drajwer umieszczono na radiatorze z wymuszonym chłodzeniem. Sygnał sterujący drajwerem zapewnił generator LTC6906 o regulowanej częstotliwości oraz układ linii opóźniającej MC100EP196 przeznaczony do nastawy czasu załączenia tranzystora. Cewkę L_2 wykonano jako cewkę powietrzną. Do wejścia ćwierćfalowej linii długiej dołączono równolegle kondensator blokujący, eliminujący wpływ dodatkowych parametrów pasożytniczych w torze zasilania. Pojemności tego kondensatora (około 20 nF) oraz kondensatorów C_2 i C_3 uzyskano łącząc równolegle kondensatory mikowe serii MC22. Linia długa wykonana została z kabla koncentrycznego RG58CU o impedancji charakterystycznej 50 Ω . Wymaganą długość kabla obliczono następująco:

(12)
$$\frac{\lambda}{4} = \frac{1}{4} \cdot \frac{k \cdot c}{f} = \frac{1}{4} \cdot \frac{0,66 \cdot 3 \cdot 10^8}{20 \cdot 10^6} \approx 2,5 \,\mathrm{m},$$

gdzie: k – współczynnik skrócenia kabla, c – prędkość światła. Obciążenie falownika stanowił niskoindukcyjny rezystor mocy Bird 500-CT-FN o rezystancji 50 Ω i mocy dopuszczalnej 500 W. Do pomiarów mocy wyjściowej zastosowano specjalizowany watomierz wysokoczęstotliwościowy Bird 4421 z głowicą 4024 (1,5 -32 MHz, 3 W 10 kW) [11]. Moc wejściową mierzono multimetrami cyfrowymi Sanwa PC5000. Przebiegi napięć zarejestrowano za pomocą oscyloskopu cyfrowego Tektronix TDS620B.



Rys.13. Zmierzone przebiegi napięć u_{GS} ((1): 5 V/div) oraz u_{DS} ((2): 100 V/div) dla falownika 2 (a) i falownika 3 (b)

Tabela 2.	Pom	iary	na	pię	ć, mo	су	i spra	awnoś	ci f	alown	ików	klasy	/ EF
			/1	מ	۲\ ۸ / I	n	۲\ ۸ / I		D	۲\ ۸ / I		II	<u>۲\ /1</u>

				$r_0[vv]$	$\eta_{\rm D}$	$\Gamma_{\rm D}$ [VV]	η	$U_{\rm m}$ [V]
	falownik 2	146,9	474,5	400	84,3	16,1	81,5	294
	falownik 3	199,5	458,9	400	87,2	15,7	84,3	400
Ĩ								

(13)
$$\eta_{\rm D} = \frac{P}{P_{\rm I}} \cdot 100\%, \ \eta = \frac{P}{P_{\rm I} + P_{\rm D}} \cdot 100\%$$

Jedynym parametrem, który został dostrojony po uruchomieniu falowników była ich częstotliwość pracy. Została ona zmniejszona z wartości 20 MHz do około 19,6 MHz. Zmiana ta była spowodowana nieznacznie zbyt długim kablem koncentrycznym tworzącym linię długą. Zarejestrowane przebiegi napięcia sterującego (bramkaźródło) u_{GS} oraz napięcia tranzystora (dren-źródło) u_{DS} zamieszczono na rysunku 13. Zmierzone wartości średnie napięć tranzystora (rys.13) są zbliżone do wartości napięć zasilania. Napięcia zasilania, moce, sprawności i napięcia szczytowe tranzystora falowników klasy EF zestawiono w tabeli 2. Zamieszczona w tabeli sprawność drenowa $\eta_{\rm D}$ obliczona została zgodnie z zależnością (13). Obliczono również sprawność całkowitą η (13), uwzględniając dodatkowo moc $P_{\rm D}$ pobieraną przez drajwer tranzystora. Na podstawie charakterystyki częstotliwościowej linii długiej oraz rozkładu na harmoniczne napięcia tranzystora oszacowano, że straty mocy w linii długiej wynosiły około 10 i 16 W, odpowiednio dla falowników 2 i 3.

Porównując wyniki pomiarów i obliczeń projektowych, należy stwierdzić, że są one w pełni satysfakcjonującej zgodności – ilościowej (dane liczbowe) oraz jakościowej (kształty przebiegów z rysunków 11 i 13). Rozbieżności spowodowane są przede wszystkim nieuwzględnieniem na etapie obliczeń zmian temperaturowych rezystancji przewodzenia tranzystora oraz pominięciem strat mocy w linii długiej. Bardziej wnikliwa analiza tych problemów planowana jest w ramach przyszłych prac.

Podsumowanie

Słuszność koncepcji modelu i metody projektowania wysokoczęstotliwościowego falownika klasy EF została zweryfikowana eksperymentalnie. Skonstruowano dwa falowniki, pracujący optymalnie i w zakresie płytkiej pracy nieoptymalnej, o częstotliwości około 20 MHz, mocach wyjściowych 400 W i sprawnościach odpowiednio 84,3 i 87,2%. Zaproponowany model i metoda są efektywne i łatwe w modyfikacji, umożliwiając uwzględnienie wielu zjawisk związanych z wysokoczęstotliwościowymi falownikami rezonansowymi.

Przyszłe badania powinny być ukierunkowane na problematykę ograniczenia strat mocy w linii długiej oraz opracowania prostej i efektywnej metody identyfikacji rezystancji *R*_{CO} związanej ze stratami mocy towarzyszącymi przeładowywaniu pojemności wyjściowej tranzystora.

LITERATURA

- Sokal N. O., Sokal A. D.: Class E a new class of highefficiency tuned single-ended switching power amplifiers, *IEEE J. Solid-State Circuits*, SC-10 (1975), n.3, 168-176
- [2] Kaczmarczyk Z., Falownik klasy E teoria i praktyka przekształtnika wysokiej częstotliwości, Przegląd Elektrotechniczny, 80 (2004), nr 9, 817-820
- [3] Kaczmarczyk Z., Poprawa właściwości energetycznych falowników klasy E przez maksymalizację wykorzystania tranzystora, Zeszyty Naukowe Pol. Śl., Elektryka, z. 200 (2007)
- [4] Grebennikov A., High-Efficiency Class-FE Tuned Power Amplifiers, *IEEE Trans. Circuits Syst. I, Reg. Papers*, 55 (2008), n.10, 3284-3292
- [5] Kaczmarczyk Z., Wysokoczęstotliwościowy falownik klasy EF, Przegląd Elektrotechniczny, 88 (2012), nr 4b, 110-115
- [6] Sokal N.O., Redl R., Power Transistor Output Port Model for Analyzing a Switching-Mode RF Power Amplifier or Resonant Converter, *RF Design*, June 1987, 45-53
- [7] Kaczmarczyk Z., Jurczak W., Falownik klasy E 27 MHz, 500 W o podwyższonej sprawności, *Przegląd Elektrotechniczny*, 86 (2010), nr 2, 221-224
- [8] Chua L.O., Lin P.M., Komputerowa analiza układów elektronicznych (Algorytmy i metody obliczeniowe), WNT, Warszawa 1981
- [9] Kazimierczuk M.K., Tabisz W.A., Class C-E high-efficiency tuned power amplifier, *IEEE Trans. Circuits and Syst.*, 36 (Mar. 1989), n.3, 421-428
- [10] www.directedenergy.com (25.07.2013)

Autor: dr hab. inż. Zbigniew Kaczmarczyk, prof. Pol. Śl., Politechnika Śląska, Katedra Energoelektroniki, Napędu Elektrycznego i Robotyki, ul. B. Krzywoustego 2, 44-100 Gliwice, E-mail: <u>Zbigniew.Kaczmarczyk@polsl.pl</u>

^[11] www.bird-technologies.com (25.07.2013)