

doi:10.15199/48.2023.08.46

Efektywny obliczeniowo, korelacyjny estymator niedopasowania czasu próbkowania dla przetworników AC z przeplotem

Streszczenie. W artykule przedstawiono cyfrowy estymator czasu niedopasowania próbkowania przeznaczony dla przetworników AC pracujących z przeplotem czasowym. Zaprezentowane rozwiązanie bazuje na wyznaczeniu korelacji między próbkami pochodzącymi z sąsiednich kanałów i w stosunku do podobnych rozwiązań znanych z literatury wymaga mniejszej liczby operacji mnożenia. Poprawność działania estymatora potwierdzono symulacyjnie zamieszczając wyniki licznych eksperymentów.

Abstract. The paper presents a digital background estimator of timing mismatches in time-interleaved ADCs. The presented solution is based on the correlation between samples from adjacent channels and, compared to similar solutions known from the literature, requires fewer multiplication. The operation of the estimator has been verified in numerous simulations. (A computationally efficient, correlation-based background estimator of timing mismatches in time-interleaved ADCs).

Słowa kluczowe: przetworniki AC z przeplotem czasowym, niedopasowanie czasu próbkowania, kalibracja cyfrowa, estymacja w tle.

Keywords: time interleaved ADC, timing mismatch, digital calibration, background estimation.

Wstęp

Przetworniki analogowo-cyfrowe (AC) pracujące z przeplotem czasowym są dziś powszechnie stosowane do próbkowania sygnałów w zakresie dużych częstotliwości rzędu gigaherców. Składają się one z kilku równolegle połączonych identycznych przetworników, pracujących z tą samą częstotliwością i próbkujących sygnał wejściowy w chwilach czasu przesuniętych względem siebie o równe interwały. Dzięki temu uzyskuje się zwiększenie częstotliwości próbkowania z jednoczesnym zachowaniem rozdzielczości przetworników i zużycie energii rośnie liniowo. Wadą rozwiązania są błędy wynikające z niedopasowania między przetwornikami, tzn. nieidentycznego wzmocnienia, różnych składowych stałych i nierównomiernego przesunięcia czasu próbkowania (timing skew lub clock skew). Błędy te znacząco pogarszają parametry całego przetwornika i muszą podlegać kompensacji. Ostatni z wymienionych błędów, nazywany również niedopasowaniem czasowym (timing mismatch), jest najtrudniejszy do eliminacji i silnie zależy od częstotliwości sygnału wejściowego [1], [2]. Z tego względu w literaturze światowej jest wiele artykułów poświęconych temu zagadnieniu. W celu kompensacji wymienionych błędów stosuje się specjalne układy kalibracji składające się z dwóch bloków – estymatora i korektora. W przypadku niedopasowania czasowego zadaniem estymatora jest wyznaczenie dla każdego przetwornika różnicy między rzeczywistym czasem pobrania próbki i czasem oczekiwanym. Natomiast korektor ma zapewnić eliminację tych różnic tak, aby ciąg próbek pobranych cyklicznie z poszczególnych AC odpowiadał równomiernemu próbkowaniu sygnału wejściowego. W ostatnich kilkunastu latach pojawiły się nowe rozwiązania układów kalibracji bazujące całkowicie na cyfrowym przetwarzaniu sygnału [3] – [12]. Nie wymagają one ingerencji w konstrukcję samych przetworników, gdyż estymacja i korekcja odbywa się niezależnie, można powiedzieć „w tle” pracy układu próbkowania (background calibration). Stosuje się też kalibratory mieszane, w których blok estymatora jest cyfrowy, a korektora analogowy, np. w postaci linii opóźniającej w torze taktowania przetworników [13], [14], [15]. Kalibratory cyfrowe zapewniają również poprawną korekcję błędów zmieniających się w czasie, np. w wyniku zmiany temperatury otoczenia i starzenia się elementów. Ogólnie układy kalibracji mogą pracować ze sprzężeniem zwrotnym [5], [6], [11], [16], [17] lub bez sprzężenia [9], [12].

Istotnym zagadnieniem przy projektowaniu kalibratorów cyfrowych jest czas wykonywania obliczeń. W przypadku estymacji błędów niedopasowania czasu próbkowania dobre wyniki zapewnia wykorzystanie funkcji korelacji, do obliczenia której potrzebne jest wykonanie dużej liczby mnożeń między próbkami pochodzącymi z sąsiednich przetworników [5], [6], [17], [18]. Realizacja estymatora wymaga zastosowania wydajnych procesorów, co nie zawsze jest możliwe, więc w literaturze pojawiły się rozwiązania eliminujące układy mnożące [7], [16].

W niniejszej pracy został przedstawiony estymator, w który wykorzystuje się o jeden układ do obliczenia korelacji mniej niż w rozwiązaniu opisanym w [5]. Dzięki temu, dla układu złożonego z 4 przetworników uzyskuje się redukcję operacji mnożenia o 20%. Jest to estymator całkowicie cyfrowe ze sprzężeniem zwrotnym (back-forward) i adaptacyjnym wyznaczaniem błędu wynikającego z nierównomiernego próbkowania. Poprawność działania nowego estymatora zweryfikowano symulacyjnie. Przeprowadzono również badania porównujące efektywność kalibracji czasu niedopasowania dla dwóch typów estymatorów – z układami mnożącymi i bez nich.

Model przetwornika z przeplotem

Rysunek 1a przedstawia ogólny model przetwornika AC pracującego z przeplotem czasowym, zawierający M równoległych torów (kanałów) i uwzględniający niedopasowanie między nimi. Identyczne przetworniki AC_m próbkują sygnał wejściowy z tym samym okresem T_S , natomiast początek konwersji każdego z nich jest przesunięty o $1/M$ względem sąsiednich kanałów (rys. 1b). Sygnał $y[n]$ odpowiada więc próbkom $s(t)$ pobranym z okresem T_S/M . W modelu niedopasowanie kanałów opisują: wzmocnienie G_m , składowa stała O_m oraz przesunięcie czasu próbkowania Δt_m . W dalszej części pracy zakłada się, że $G_m=1$ oraz $O_m=0$ i jedynym uwzględnionym błędem jest niedopasowanie czasu próbkowania Δt_m . W konsekwencji sygnał dyskretny na wyjściu kanału m obciążony jest błędem, gdyż zamiast:

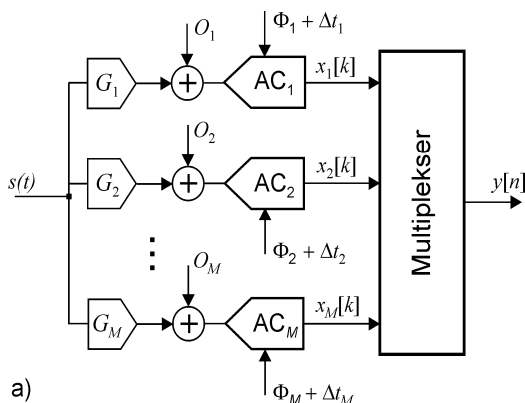
$$(1) \quad x_m[k] = s(t_m + kT_S)$$

próbka będzie miała wartość:

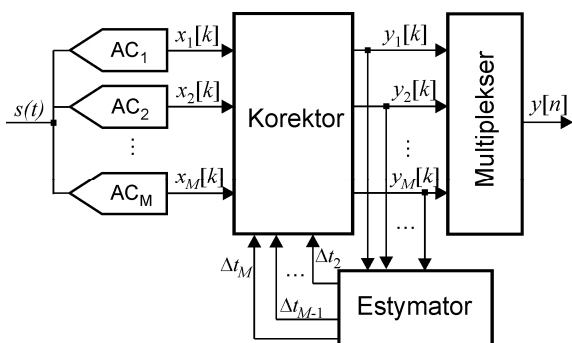
$$(2) \quad x_m[k] = s(t_m + \Delta t_m + kT_S)$$

gdzie: k – numer próbki przetwornika m ($m=1,2,\dots,M$). Zadaniem układu kalibracji jest skompensowanie tego błędu.

Ogólny schemat przyjętego układu kalibracji przedstawiono na rysunku 2. Jak widać jest on włączony między przetworniki AC_m i multiplexer. Założono, że przetwornik AC_1 jest kanałem odniesienia, tzn. $\Delta t_1=0$ i dlatego na wyjściu estymatora nie występuje ten błąd.



Rys.1. a) Model przetwornika AC z przeplotem uwzględniający błędy niedopasowania, b) sygnały sterujące



Rys.2. Ogólny schemat przyjętego układu kalibracji

Estymator

Korekcję błędu niedopasowania czasu próbkowania poprzedza estymacja wartości Δt_m . Wiele zaproponowanych w literaturze metod estymacji bazuje na korelacji wyznaczonej między ciągami próbek pochodzących z sąsiednich przetworników [1], [3] – [6], [8], [9], [13]. Przy założeniu, że sygnał na wejściu przetworników jest stacjonarny, korelacja ta zależy od czasu przesunięcia, czyli od Δt_m . W artykule [5] zaproponowano estymator składający się z $M+1$ układów korelacji. W niniejszej pracy zmodyfikowano tę strukturę, dzięki czemu zmniejszono liczbę układów korelacji o jeden.

Przetworniki AC_m próbują ten sam sygnał wejściowy $s(t)$, więc korelacja między dyskretnymi sygnałami na wyjściu sąsiednich kanałów jest praktycznie funkcją autokorelacji, którą ogólnie można zapisać następująco:

$$(3) \quad R_{ss}(\tau) = E\{s(t)s(t-\tau)\}$$

gdzie: $E\{\bullet\}$ jest operatorem wartości oczekiwanej.

Estymator autokorelacji (3) dla kanału m oraz $\tau=T_s/M$ będzie równy:

$$(4) \quad \rho_m = \frac{1}{L} \sum_{k=1}^{L-1} y_k^{(m)} y_k^{(m-1)} \quad 1 \leq m \leq M$$

w którym L jest dużą liczbą całkowitą, a $y_k^{(m)}$ oznacza próbkę k w kanale m (jest to skrócony zapis zamiast $y_m[k]$). Dla $m=1$ do obliczenia (4) przyjmuje się $y_k^{(0)} = y_{k-1}^{(M)}$. Uwzględniając błąd próbkowania Δt_m , na podstawie (3) i (4) można napisać:

$$(5) \quad \rho_m \approx R_{ss}\left(\frac{T_s}{M} + \Delta t_m - \Delta t_{m-1}\right) \quad 1 \leq m \leq M$$

Po aproksymacji prawej strony (5) szeregiem Taylora i ograniczeniu się do składnika liniowego będzie:

$$(6) \quad \rho_m \approx R_{ss}\left(\frac{T_s}{M}\right) + (\Delta t_m - \Delta t_{m-1})R'_{ss}\left(\frac{T_s}{M}\right)$$

gdzie R'_{ss} oznacza pochodną autokorelacji.

Jeśli obliczy się różnice d_m między ρ_m dla sąsiednich kanałów, to będzie ona zależna od czasów niedopasowania

$$(7) \quad d_m = \rho_{m+1} - \rho_m \approx -(\Delta t_{m+1} + 2\Delta t_m - \Delta t_{m-1})R'_{ss}\left(\frac{T_s}{M}\right)$$

Równanie (7) obowiązuje dla $m=1,2,\dots,M-1$ ze względu na przyjęte założenie, że $\Delta t_1=0$, poza tym dla $m=1$ należy przyjąć $\Delta t_0 = \Delta t_M$. W utworzonym w ten sposób układzie równań będzie $M-1$ nieznanymi czasami niedopasowania. Do ich rozwiązania trzeba jeszcze oszacować wartość pochodnej autokorelacji. W [5] zaproponowano zależność:

$$(8) \quad R'_{ss}\left(\frac{T_s}{M}\right) \approx \frac{1}{L} \sum_{k=1}^{L-1} y_k^{(1)} \left[\frac{y_k^{(3)} - y_k^{(1)}}{2 \frac{T_s}{M}} \right]$$

Po uwzględnieniu (8) układ równań zapisany w postaci macierzowej wygląda następująco:

$$(9) \quad \mathbf{d} \approx -R'_{ss}\left(\frac{T_s}{M}\right) \mathbf{\Gamma} \cdot \Delta \mathbf{t}$$

gdzie: $\mathbf{d}=[d_1, d_2, \dots, d_{M-1}]^T$, $\Delta \mathbf{t}=[\Delta t_2, \Delta t_3, \dots, \Delta t_M]^T$, a $\mathbf{\Gamma}$ jest macierzą kwadratową $(M-1) \times (M-1)$. Ostatecznie czasy niedopasowania są równe:

$$(10) \quad \Delta \mathbf{t} \approx -\left[R'_{ss}\left(\frac{T_s}{M}\right) \right]^{-1} \mathbf{\Gamma}^{-1} \mathbf{d}$$

Można podać algorytm wyznaczania macierzy $\mathbf{\Gamma}$ dla $M \geq 3$, który jest podobny do przedstawionych w [4], [6]. Na początek należy utworzyć wektor $[2, -1, 0, \dots, 0, -1]$ (liczba zer uzupełnia długość wektora do M , przy czym dla $M=3$ zera nie występują). Wektor ten stanowi pierwszy wiersz pomocniczej macierzy, a następnie wiersze otrzymuje się przesuwając wektor cyklicznie w prawo, aż do utworzenia macierzy $(M-1) \times M$. $\mathbf{\Gamma}$ powstaje z tej macierzy przez skreślenie pierwszej kolumny. Dla $M=4$ macierz $\mathbf{\Gamma}$ wygląda następująco:

$$(11) \quad \mathbf{\Gamma} = \begin{bmatrix} -1 & 0 & -1 \\ 2 & -1 & 0 \\ -1 & 2 & -1 \end{bmatrix}$$

Równania (3) do (10) zostały napisane na podstawie [5], [6]. Ich praktyczna realizacja wymaga użycia $M+1$ układów korelacji, z czego M przypada na obliczenia wg (4) i jeden do wyznaczenia pochodnej (8). Okazuje się, że można wyeliminować jeden układ korelacji przekształcając (4) i (7). Poniżej przedstawiono odpowiednie wyprowadzenie, które

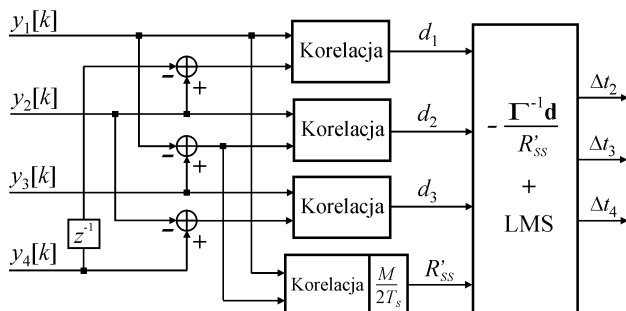
w celu uproszczenia wykonano dla przypadku $M=4$ i $L=3$. Zapisując (4) dla powyższych danych będzie:

$$\begin{aligned} \rho_1 &= \frac{1}{3} \{ y_1^{(1)} y_0^{(4)} + y_2^{(1)} y_1^{(4)} + y_3^{(1)} y_2^{(4)} \} \\ \rho_2 &= \frac{1}{3} \{ y_1^{(2)} y_1^{(1)} + y_2^{(2)} y_2^{(1)} + y_3^{(2)} y_3^{(1)} \} \\ \rho_3 &= \frac{1}{3} \{ y_1^{(3)} y_1^{(2)} + y_2^{(3)} y_2^{(2)} + y_3^{(3)} y_3^{(2)} \} \\ \rho_4 &= \frac{1}{3} \{ y_1^{(4)} y_1^{(3)} + y_2^{(4)} y_2^{(3)} + y_3^{(4)} y_3^{(3)} \} \end{aligned} \quad (12)$$

Po podstawieniu (12) do (7) i prostym przekształceniu różnice d_m przyjmują postać:

$$\begin{aligned} d_1 &= \frac{1}{3} \{ y_1^{(1)} [y_1^{(2)} - y_0^{(4)}] + y_2^{(1)} [y_2^{(2)} - y_1^{(4)}] + y_3^{(1)} [y_3^{(2)} - y_2^{(4)}] \} \\ d_2 &= \frac{1}{3} \{ y_1^{(2)} [y_1^{(3)} - y_1^{(1)}] + y_2^{(2)} [y_2^{(3)} - y_2^{(1)}] + y_3^{(2)} [y_3^{(3)} - y_3^{(1)}] \} \\ d_3 &= \frac{1}{3} \{ y_1^{(3)} [y_1^{(4)} - y_1^{(2)}] + y_2^{(3)} [y_2^{(4)} - y_2^{(2)}] + y_3^{(3)} [y_3^{(4)} - y_3^{(2)}] \} \end{aligned} \quad (13)$$

Jak widać z (13) do obliczenia wszystkich d_m potrzeba trzech układów korelacji. Podobnie można postąpić dla dowolnego M i w ten sposób eliminuje się w ogólnym przypadku L mnożeń i $L-1$ dodawań, ale dodatkowo trzeba wykonać $(M-2)L$ różnic. Ostatnia liczba wynika z faktu, że w oryginalnym algorytmie też wykonywane są różnice do estymacji pochodnej autokorelacji (8), te same, które występują w drugim równaniu układu (13). W sumie liczba operacji dodawania/odejmowania jest większa o $(M-3)L$. Czyli dla $M=4$ przedstawiona propozycja pozwala zastąpić L operacji mnożenia przez dodawania. Schemat estymator dla $M=4$ zbudowanego wg opisanego algorytmu obliczeń pokazuje rysunek 3.



Rys.3. Schemat estymatora dla $M=4$

W celu redukcji obliczeń, d_m i Δt_m najwygodniej wyznaczać w blokach, czyli po zebraniu w każdym z kanałów L próbek. Wartości Δt_m wyznaczone z (10) przed pojawieniem się na wyjściu estymatora podlegają jeszcze adaptacji wg zależności:

$$\Delta t[j+1] = \Delta t[j] - \mu \Gamma^{-1} \mathbf{d} / R'_{ss} \quad (14)$$

gdzie μ jest krokiem adaptacji z przedziału $0 < \mu < 1$, a j numerem bloku.

Należy zaznaczyć, że mnożenie przez μ oraz przez macierz odwrotną do Γ w (14) można zrealizować za pomocą tylko operacji dodawania i przesuwania w rejestrze. Jeśli liczba przetworników spełnia zależność $M=2^r$, gdzie r jest liczbą naturalną, to macierz Γ^{-1} zawiera elementy, które są sumą składowych 2^{-r} , np. dla $M=4$ będzie:

$$\Gamma^{-1} = \begin{bmatrix} -0.25 & 0.50 & 0.25 \\ -0.50 & 0.0 & 0.50 \\ -0.75 & -0.50 & -0.25 \end{bmatrix} \quad (15)$$

Natomiast μ najkorzystniej przyjąć równe 2^{-r} .

Korektor cyfrowy

Wyznaczone przez estymator błędy niedopasowania czasu próbkowania Δt_m pozwalają na wyliczenie w korektorze skorygowanych wartości próbek. Na podstawie (2) i szeregu Taylora można napisać:

$$x_m[k] \approx s(t_m + kT_s) + \Delta t_m s'(t_m + kT_s) \quad (16)$$

Jak widać do obliczenia błędu potrzebną jest pochodna sygnału. Dokładne wartości sygnału i jego pochodnej nie są znane, więc pochodną wyznacz się z $x_m[k]$, a do korekcji stosuje się zależność:

$$y_m[k] \approx x_m[k] - \Delta t_m x'_m[k] \quad (17)$$

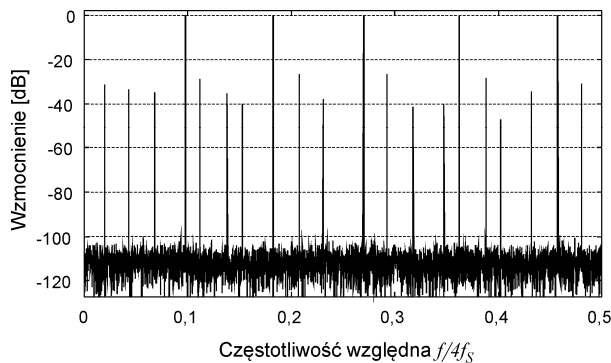
Prezentowane w literaturze korektory cyfrowe różnią się głównie sposobem wyznaczania pochodnej. Bardzo często stosuje się różniczkujący filtr cyfrowy typu FIR [9],[19], ale może to być również filtr polifazowy [9] lub typu Farrow [20]. Jak pokazano w [6] i [22] dokładniejszą estymację zapewnia zastosowanie dwustopniowego układu różniczkującego. W niniejszej pracy ocenie podlegał tylko estymator, więc do przeprowadzonych symulacji użyto idealnego korektora.

Przeprowadzone eksperymenty

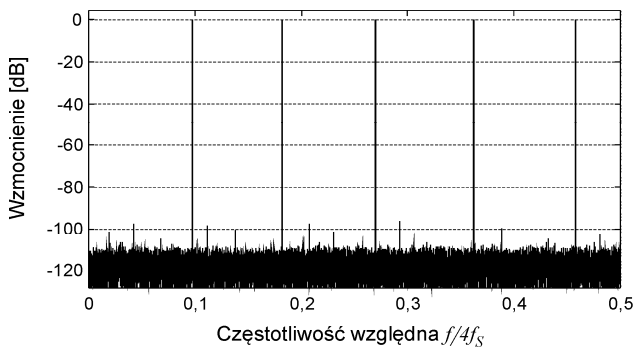
Poprawność działania przedstawionego estymatora czasów niedopasowania Δt_m sprawdzono symulacyjnie korzystając ze środowiska MATLAB. Badany układ składał się z 4 przetworników AC o rozdzielczości 12 bitów. Efekt kwantowania przetworników uwzględniono przez dodanie szumu do sygnału wejściowego.

W eksperymencie pierwszym na wejście przetwornika podano sygnał wielotonowy składający się z pięciu harmonicznych o identycznych amplitudach równych 1 i częstotliwościach względnych: [200; 373; 552; 741; 937]/2048. Przyjęto następujące czasy niedopasowania: $\Delta t_2=0,005T$; $\Delta t_3=-0,055T$; $\Delta t_4=-0,03T$, przy czym $T=T_s/4$. Widmo sygnału na wyjściu przed kalibracją przedstawia rysunek 4. Największa, niepożądana składowa widma decyduje o parametrze SFDR (Spurious-Free Dynamic Range), który w tym przypadku ma wartość 26.4 dB. Po włączeniu układu kalibracji w stanie ustalonym SFDR wyniósł 96.2 dB (rys. 5). Obliczenia w estymatorze wykonano dla $L=8192$ oraz $\mu=1/64$.

Eksperyment drugi miał pokazać jak działa estymator dla pobudzenia sinusoidalnego o częstotliwości zmieniającej się w szeroki zakresie oraz różnych czasach niedopasowania. W tym celu wykonano szereg symulacji dla częstotliwości względnych z zakresu od 1/512 do 252/512 z krokiem 1/512. Natomiast wartości Δt_m były losowane z przedziału od $-0,04T$ do $0,04T$ zakładając równomierny rozkład. Wygenerowano 20 zestawów różnych Δt_m .

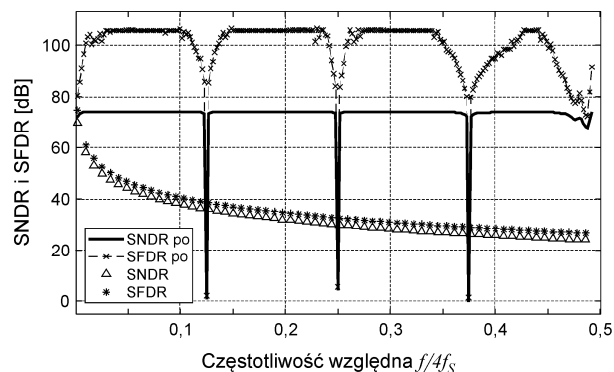


Rys.4. Widmo amplitudowe na wyjściu badanego układu pobudzonego sygnałem wielotonowym przed kalibracją



Rys.5. Widmo amplitudowe na wyjściu badanego układu pobudzonego sygnałem wielotonowym po kalibracji

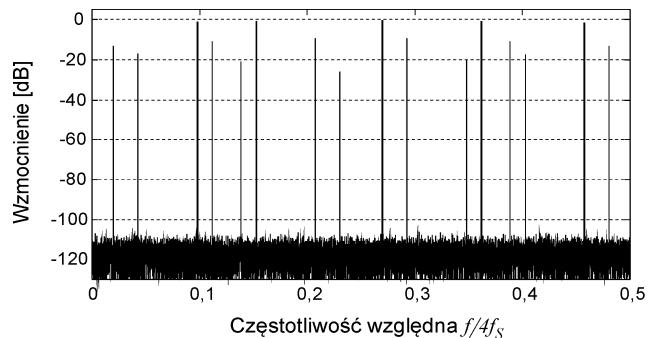
Uśrednione wartości parametrów SFDR i SNDR (Signal to Noise and Distortion Ratio) przed i po kalibracji pokazano na rysunku 6. Widać drastyczne zmniejszenie obydwu parametrów dla częstotliwości 0,125; 0,25 i 0,375. Występują one dokładnie w połowie częstotliwości próbkowania pojedynczego AC. W sumie tych krytycznych punktów jest zawsze M [5], [6] (w przykładzie z rys.6 do częstotliwości podanych wyżej zalicza się też 0,5). Należy zauważyć, że po kalibracji SNDR praktyczne w całym zakresie jest równy 74 dB (jest to maksymalna wartość jaką może ten parametr osiągnąć dla przetwornika 12 bitowego) i maleje tylko dla wskazanych krytycznych częstotliwości. Natomiast SFDR najpierw zmniejsza się stopniowo wokół tych częstotliwości i dopiero potem szybko maleje. Jak podaje literatura [5], [6] estymator korelacyjny może niewłaściwie wyznaczać czasy Δt_m również w przypadkach, gdy sygnał wielotonowy na wejściu będzie zawierał częstotliwość pokrywającą się ze składową zakłócającą pochodzącą od innej harmonicznej wejściowej. Taką sytuację pokazuje rysunek 7, na którym wykreślono widmo amplitudowe sygnału na wyjściu badanego układu pobudzonego sygnałem wielotonowym podobnym do tego z rysunku 4. Różnica jest w drugiej składowej, której częstotliwość zmieniono na 312/2048, czyli taką samą jaką ma zakłócenie pochodzące od harmonicznej 200/2048 ($512-200=312$). Jak widać pomimo korekcji widmo jakościowo nie uległo zmianie w stosunku do układu bez korekcji (rys.4), a nawet SFDR zmniejszył się i wynosi około 10 dB. Należy zaznaczyć, że zakłócenia pojawiające się w wyniku powielenia widma o parzystą wielokrotność względnej częstotliwości próbkowania pojedynczego AC (czyli $512/2048=1/4$), które pokrywają się z harmoniczną pobudzającą nie spowodują błędnej korekcji. Taka sytuacja wystąpi, np. dla składowej o częstotliwości 824/2048 generującej zakłócenie o częstotliwości $(2 \cdot 512-824)/2048$.



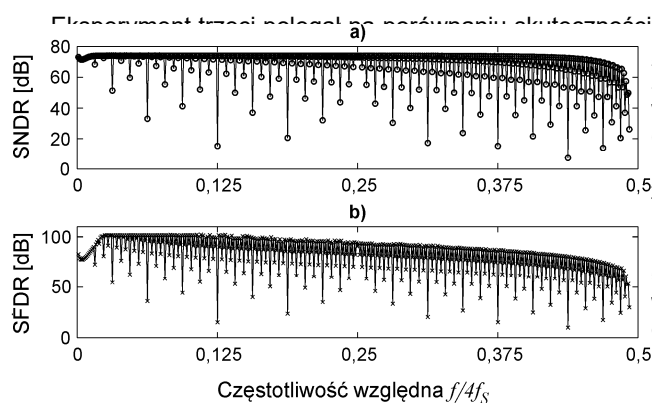
Rys.6. SNDR (Δ) i SFDR (*) w funkcji częstotliwości wejściowej przed kalibracją i po kalibracji SNDR (linia ciągła) oraz SFDR (\times)

Autorowi publikacji nie są znane rozwiązania pozwalające wyeliminować efekt krytycznych częstotliwości

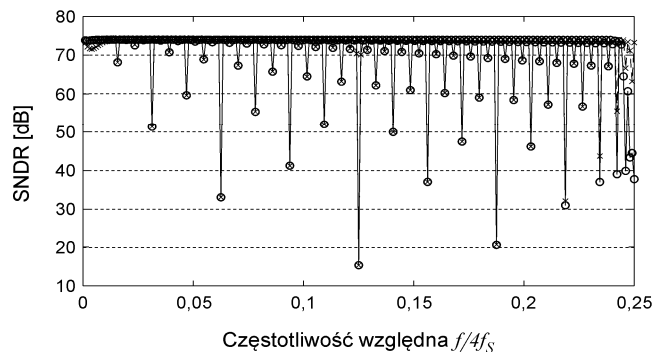
na drodze tylko cyfrowej. Wydaje się, że najbardziej skuteczna jest metoda zaproponowana w [5] i rozwinięta w kolejnej pracy [6], polegająca na cyklicznej „interwencji” w kolejność pobierania próbek z poszczególnych AC. Wymaga ona ingerencji w proces pracy przetworników i multiplexera.



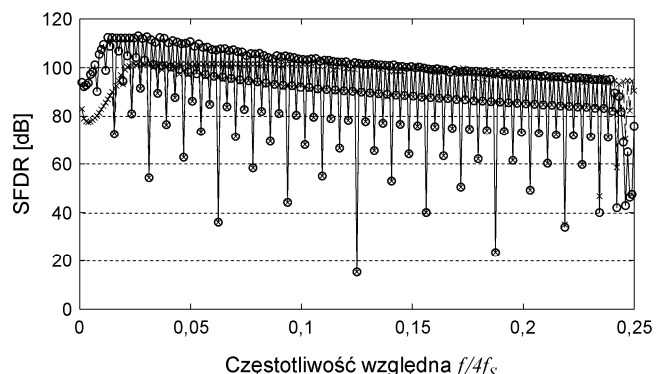
Rys.7. Widmo amplitudowe na wyjściu badanego układu po kalibracji z eksperymentu 1 po zmianie składowej 373/2048 na 312/2048



Rys.8. SNDR (a) i SFDR (b) w funkcji częstotliwości wejściowej po kalibracji i zastosowaniu estymatora z [21]



Rys.9. SNDR w funkcji częstotliwości wejściowej po kalibracji i zastosowaniu estymatora z [21] (\times) i [16] (o)



Rys.10. SFDR w funkcji częstotliwości wejściowej po kalibracji i zastosowaniu estymatora z [moja] (\times) i [16] (o)

W pierwszym, na podstawie założenia, że $\Delta t_1=0$ określa się tylko Δt_3 . W drugim etapie, bazując na znajomości Δt_1 oraz Δt_3 ustala się dwa pozostałe czasy Δt_2 i Δt_4 . Przeprowadzono badanie dla tych samych danych jak w eksperymencie drugim, ale z mniejszym krokiem zmian częstotliwości, tzn. 1/1024. Wyniki dla algorytmu z [21] zamieszczono na rysunku 8. Porównując parametr SNDR z wyznaczonym poprzednio (rys.6) widać wyraźnie większą liczbę krytycznych częstotliwości, dla których skuteczność kalibracji zmniejsza się. Podobnie zachowuje się parametr SFDR, przy czym dodatkowo jego maksymalne wartości maleją wraz ze wzrostem częstotliwości sygnału pobudzającego. Analiza wyników prowadzi do wniosku, że krytyczne są częstotliwości będące podzielnikiem częstotliwości próbkowania przez 2^r (jeśli $M=2^r$) i ich wielokrotności. Warto zauważyć, że redukcja SNDR i SFDR jest mniejsza dla większych r . W celu sprawdzenia czy jest to cecha tego konkretnego algorytmu [21] wykonano dla tych samych danych symulację wykorzystującą estymator z [16]. Otrzymane wyniki pokazują kolejne dwa wykresy, gdzie wykreślono wartości SNDR (rys.9) oraz SFDR (rys.10) w funkcji częstotliwości dla algorytmów z [21] i [16].

Dla SNDR obydwie przebiegi praktycznie się pokrywają, a niewielkie różnice występują na początku i końcu pokazanego przedziału częstotliwości (wybrano zakres od 0 do 0,25, aby różnice były widoczne) Natomiast w przypadku SFDR różnice są większe, głównie dla mniejszych częstotliwości. Istotny jest jednak fakt, że krytyczne częstotliwości oraz odpowiadające im wartości SNDR i SFDR uzyskane za pomocą porównywanych algorytmów są takie same.

Podsumowanie

W artykule przedstawiono cyfrowy estymator czasu niedopasowania próbkowania przeznaczony dla przetworników AC pracujących z przepływem czasowym. Zaprezentowane rozwiązanie bazuje na wyznaczeniu korelacji między próbkami pochodzącymi z sąsiednich kanałów i w stosunku do podobnych rozwiązań znanych z literatury wymaga mniejszej liczby operacji mnożenia. Model przetwornika z zaproponowanym estymatorem przebadano symulacyjnie wykazując jego poprawne działanie. Przeprowadzono również badania porównując estymator korelacyjny z dwoma estymatorami wykorzystującym różnice między próbkami zamiast mnożeń. Pokazano, że drugi typ estymatorów charakteryzuje się większą liczbą krytycznych częstotliwości, dla których skuteczność kalibracji wyrażona przez parametry SNDR oraz SFDR nie osiąga pożądanego poziomu.

Autor: dr hab. inż. Jacek Konopacki, prof. PŚ, Politechnika Śląska, Katedra Elektroniki, Elektrotechniki i Mikroelektroniki, ul. Akademicka 16, 44-100 Gliwice, E-mail: jkonopacki@polsl.pl.

LITERATURA

- [1] El-Chammas M., Murmann B., General analysis on the impact of phase-skew in time-interleaved ADCs, *IEEE Trans. Circuits Syst. I, Reg. Papers*, 56 (2009), No.5, 902–910
- [2] Kurosawa N., Kobayashi H., Maruyama K., Sugawara H., Kobayashi K., Explicit analysis of channel mismatch effects in time-interleaved ADC systems, *IEEE Transactions on Circuits and Systems I: Regular Papers*, 48 (2001), No.3, 261–271
- [3] Abbaszadeh A., Esmail N., Aghdam E.N., Rosado-Munoz A., Digital background calibration algorithm and its FPGA implementation for timing mismatch correction of time-interleaved ADC, *Analog Integrated Circuits and Signal Processing*, 99 (2019), 299–310
- [4] Leuciuc A., Sampling time calibration method for multi-channel interleaved ADCs, *Proc. IEEE Int. Symp. Circuits Syst. (ISCAS)*, May 2017
- [5] Salib A., Cardiff B., Flanagan M. F., A low-complexity correlation-based time skew estimation technique for time-interleaved SAR ADCs, *IEEE International Symposium on Circuits and Systems (ISCAS)*, (2017)
- [6] Salib A., Flanagan M.F., Cardiff B., A high-precision time skew estimation and correction technique for time-interleaved ADCs, *IEEE Transactions on Circuits and Systems I: Regular Papers*, 66 (2019), No.10, 3747–3760
- [7] Li X., Vogel Ch., Wu J., Two-stage Difference-based Estimation Method for Timing Skew in TI-ADCs, *IEEE International Symposium on Circuits and Systems (ISCAS)* (2021)
- [8] Li X., Wu J., Vogel Ch., A Background Correlation-Based Timing Skew Estimation Method for Time-Interleaved ADCs, *IEEE Access*, 9 (2021), 45730–45739
- [9] Duc H.L., Nguyen D. M., Jabbour C., Desgreys P., Jamin O., Nguyen V.T., Fully digital feedforward background calibration of clock skews for sub-sampling TIADCs using the polyphase decomposition, *IEEE Trans. Circuits Syst. I, Reg. Papers*, 64, (2017), No.6, 1515–1528
- [10] Duc H.L., Dinh T.K.P., Hoang V.-P., Nguyen D.M., All-digital background calibration of gain and timing mismatches in time-interleaved ADCs using adaptive noise canceller *Int. J. Electron. Commun. (AEU)*, 114 (2020)
- [11] Jamal S., Fu D., Chang N.-J., Hurst P., Lewis S., A 10-b 120-msample/s time-interleaved analog-to-digital converter with digital background calibration, *IEEE J. Solid-State Circuits*, 37, (2002) No.12, 1618–1627.
- [12] Khan S.R., Adnan Ahmed Hashmi A.A., Choi G., A Fully Digital Background Calibration Technique for M-Channel Time-Interleaved ADCs, *Circuits Syst Signal Process* 36 (2017), 3303–3319
- [13] Razavi B., Design considerations for interleaved ADCs, *IEEE Journal of Solid-State Circuits*, 48 (2013), No.8, 1806–1817
- [14] Fang J., Thirunakkarasu S., Yu X., Silva-Rivas F., Zhang C., Singor F., Abraham J., A 5-GS/s 10-b 76-mW time-interleaved SAR ADC in 28 nm CMOS, *IEEE Trans. Circuits Syst. I, Reg. Papers*, 64 (2017), No.7, 1673–1683
- [15] El-Chammas M., Murmann B., A 12-GS/s 81-mW 5-bit Time-Interleaved Flash ADC with Background Timing Skew calibration, *IEEE Journal of Solid State Circuits*, 46 (2011), No.4, 838–847
- [16] Wei H.G., Zhang P., Sahoo B.D., Razavi B., A 8 bit 4 GS/s 120 mW CMOS ADC, *IEEE J. Solid-State Circuits* 49 (2014) 1751–1760
- [17] Lu Z., Tang, H., Ren Z., Hua R., Zhuang H. Peng X., A Timing Mismatch Background Calibration Algorithm with Improved Accuracy, *IEEE Transactions on Very Large Scale Integration Systems*, 29, (2021), No.8, 1591–1595
- [18] Z. Lu, X. Peng, Z. Ren, H. Tang, B. Guo, A Timing Mismatch Background Calibration Technique with High-Precision Skew Estimation, *IEEE 14th International Conference on ASIC*, (2021)
- [19] Chen S, Wang L., Zhang H., Murugesu R., Dunwell D., Carusone A.C., All-digital calibration of timing mismatch error in time-interleaved analog-to-digital converters, *IEEE Trans. on Very Large Scale Integration Syst.*, 25, (2017), No. 9, 2552–2560
- [20] Chen H., Pan Y, Yin Y., Lin F., All-digital background calibration technique for timing mismatch of time-interleaved, ADCs *INTEGRATION the VLSI journal* 57 (2017) 45–51
- [21] Konopacki J., Machniewski J., Prosta, cyfrowa metoda estymacji niedopasowania czasu próbkowania w przetwornikach AC pracujących z przepływem, *Przegląd Elektrotechniczny*, 98 (2022), nr 9, 174–177
- [22] Tertinek S., Vogel Ch., Reconstruction of nonuniformly sampled bandlimited signals using a differentiator-multiplier cascade, *IEEE Transactions on Circuits and Systems I: Regular Papers*, 55 (2008), No.8, 2273–2286