Uniwersytet Morski w Gdyni, Wydział Elektryczny, Katedra Elektroniki Morskiej ORCID: 1. 0000-0002-9857-8235; 2. 0000-0002-9265-1833

Wpływ mozaiki płytki drukowanej na parametry cieplne tranzystorów MOS mocy w obudowach D2PAC

Streszczenie. W pracy przeanalizowano wpływ mozaiki dwustronnej płytki drukowanej na własne i wzajemne parametry cieplne tranzystorów MOS mocy w obudowach D2PAC. Pomiary przeprowadzono dla 9 różnych rozwiązań systemów chłodzenia rozważanych tranzystorów charakteryzujących się różnym rysunkiem mozaiki, różną liczbą i średnicą przelotek, a także konstrukcją zastosowanych radiatorów. Opisano zastosowaną metodę pomiarową i badane płytki testowe. Przedstawiono i przedyskutowano uzyskane wyniki pomiarów parametrów cieplnych.

Abstract. The paper analyzes the influence of double-sided printed circuit board mosaic on self and transfer thermal parameters of power MOSFETs in D2PAC packages. The measurements were carried out for 9 different solutions of the cooling systems of the transistors under consideration, characterized by different mosaic patterns, different number and diameter of vias, as well as the design of the heat sinks used. The measurement method used and the tested PCBs are described. The obtained results of measurements of thermal parameters are presented and discussed. (Influence of printed circuit board mosaic on thermal parameters of power MOSFETs in D2PAC packages).

Słowa kluczowe: parametry cieplne, tranzystory MOS mocy, samonagrzewanie, wzajemne sprzężenia cieplne. **Keywords**: thermal parameters, power MOSFETs, self-heating, mutual thermal couplings.

Wprowadzenie

Jednym z ważnych problemów we współczesnej elektronice chłodzenie elementów jest półprzewodnikowych. Potrzeba tego chłodzenia wynika ze zjawiska samonagrzewania i wzajemnych sprzeżeń termicznych między elementami umieszczonymi na wspólnym podłożu [1, 2]. Znaczenie tego problemu rośnie wraz ze wzrostem gęstości mocy wydzielanej w tych elementach i dotyczy zarówno nowoczesnych układów scalonych, jak i dyskretnych elementów mocy [2, 3]. Parametrami charakteryzującymi przepływ ciepła między wnętrzem elementu półprzewodnikowego a radiatorem jest rezystancja termiczna Rth, a między elementami umieszczonymi na wspólnym podłożu wzajemna rezystancja termiczna R_{thm} [4, 5].

Rozwiązania pozwalające odprowadzać ciepło półprzewodnikowych wytwarzane wewnątrz struktur współczesnych elementów elektronicznych obeimuia specjalne konstrukcje obudów, zastosowanie różnych materiałów i różne konstrukcje układów chłodzenia [6]. Jedną z grup elementów półprzewodnikowych szeroko współcześnie stosowanych są elementy przeznaczone do montażu powierzchniowego (SMD). Elementy tego rodzaju nie posiadają typowo konstrukcji pozwalającej na zastosowanie do ich chłodzenia układów mocowanych do obudowy. Istnieją jednak znane z literatury, dedykowane SMD rozwiązania pozwalające na dla elementów usprawnienie odprowadzania ciepła wytwarzanego wewnątrz takich elementów do otoczenia [7-13].

Podstawowym rozwiązaniem usprawniającym odprowadzanie ciepła z elementów SMD, jest zastosowanie po stronie montażowej, płaszczyzny miedzi sięgającej poza obrys pola lutowniczego elementu oraz padów termicznych, do których lutowany jest wewnętrzny radiator elementu [14]. W przypadku płytek dwu- lub wielowarstwowych stosuje się płaszczyzny metalizacji po obu stronach płytki drukowanej. [12]. Dla takich płytek stosuje się także przelotki termiczne, których zadaniem jest przewodzenie ciepła między warstwami metalizacji [7-12, 15]. Przelotki takie można zastosować pod polem lutowniczym lub poza tym obrysem.

W przypadku potrzeby elektrycznego odizolowania pola lutowniczego elementu od płaszczyzny chłodzącej stosuje się łączniki termoprzewodzące (thermal jumpers) sprzęgające termicznie płaszczyzny miedzi [16]. Tego typu łączniki wykonuje się z azotku glinu (AIN) o przewodności cieplnej znacznie wyższej niż dla laminatu FR-4 [12].

Możliwe jest także wykorzystanie radiatorów lutowanych przeznaczonych do chłodzenia elementów SMD. Radiatory tego rodzaju typowo nie stykają się bezpośrednio z obudową chłodzonego elementu. Ciepło wytwarzane wewnątrz struktury półprzewodnikowej jest odprowadzane do płaszczyzny miedzi po stronie montażu, na której znajdują się pola lutownicze radiatora połączone z polem lutowniczym chłodzonego elementu. Wytwarzane są zarówno radiatory zwijane z galwanizowanej miedzi [17], jak i radiatory wytłaczane z aluminium i anodyzowane na czarno [18].

W literaturze można znaleźć wyniki badań opisujących wpływ wybranych czynników opisujących metody montażu [19] oraz konstrukcje systemów chłodzenia na wartość Rth przyrządów półprzewodnikowych [5, 20] lub wzajemne sprzężenia cieplne między elementami umieszczonymi na wspólnym podłożu [2, 3]. W większości jednak prace te elementów dedykowanych do dotyczą montażu przewlekanego [20] lub modułów mocy [2] i modułów LED [3]. Brakuje prac, w których systematycznie prze-analizowano wpływ mozaiki płytki drukowanej na wartości R_{th} oraz Rthm elementów półprzewodnikowych mocy montowanych w technologii montazu powierzchniowego (SMT).

W tej pracy przedstawiono wyniki badań eksperymentalnych ilustrujących wpływ mozaiki obwodu drukowanego na własne i wzajemne rezystancje termiczne. W kolejnych rozdziałach opisano zastosowaną metodę pomiarową, opisano testowane płytki drukowane oraz pokazano i przedyskutowano uzyskane wyniki pomiarów.

Metoda pomiarowa

parametrów zmierzyć wartości cieplnych Abv przyrządów półprzewodnikowych wykorzystuje się typowo pośrednie metody elektryczne. W przypadku tranzystorów MOS mocy metody takie opisano m.in. w pracach [5, 21]. Zgodnie z definicją, wyznaczenie wartości parametru cieplnego wymaga pomiaru temperatury wnętrza przyrządu T_i, temperatury otoczenia oraz wydzielanej mocy. Pomiary temperatury otoczenia oraz mocy są proste w realizacji, natomiast wyznaczenie temperatury Ti wymaga zastosowania specjalnej procedury pomiarowej i układu Temperatura wnętrza mierzona pomiarowego. iest pośrednio na podstawie pomiaru wartości napięcia między bramką a źródłem v_{GS} przy ustalonej wartości prądu drenu i pracy tranzystora w zakresie nasycenia lub pomiaru wartości napięcia na spolaryzowanej w kierunku przewodzenia diodzie podłożowej [5].

Rys. 1 przedstawia układ do pomiaru własnej rezystancji termicznej tranzystora M_1 i wzajemnej rezystancji termicznej między tranzystorami M_1 oraz M_2 metodą elektryczną.



Rys. 1. Zastosowany układ pomiarowy

W rozważanym układzie występują dwa osobne układy polaryzacji badanych tranzystorów – tranzystora będącego źródłem ciepła (M_1) oraz tranzystora będącego czujnikiem temperatury (M_2). Źródła napięciowe i prądowe umożliwiają pożądaną polaryzację obu tranzystorów. Tranzystor M_1 pracuje w zakresie nasycenia, a tranzystor M_2 – w połączeniu diodowym. Moc wydzielana w tranzystorze M_1 stanowi iloczyn napięcia v_{DS1} oraz prądu I_H. Wartości prądów pomiarowych I_{M1} oraz I_{M2} są dużo mniejsze od wartości prądu I_H i praktycznie nie wpływają na wartości temperatury wnętrza obu tranzystorów.

Pomiar realizowany jest w czterech etapach obejmujących [5]:

- a) kalibrację charakterystyk termometrycznych V_{GS}(T) tranzystora M₁ przy zwartym przełączniku S₁ oraz V_{F2}(T) tranzystora M₂,
- b) nagrzewanie badanych tranzystorów przy wydzielaniu w tranzystorze M₁ mocy pH aż do uzyskania stanu termicznie ustalonego przy rozwartym przełączniku S₁,
- c) rejestrowanie przebiegu czasowego napięcia V_{GS} obu tranzystorów po wyłączeniu mocy p_H (zwarcie przełącznika S₁) aż do uzyskania stanu ustalonego,
- d) obliczenie wartości własnej rezystancji termicznej R_{th} tranzystora M₁ oraz wzajemnej rezystancji termicznej R_{thm} między tranzystorami przy wykorzystaniu wzorów z pracy [5], zmierzonych wartości napięcia V_{GS} na tranzystorze M₁ oraz napięcia V_{F2} na tranzystorze M₂ bezpośrednio po wyłączeniu mocy p_H i w stanie ustalonym oraz zmierzonych w punkcie a) charakterystyk termometrycznych.

Badane struktury

Badania przeprowadzono dla tranzystorów MOS mocy typu MOSFET FDB52N20 [22] umieszczonych w obudowach D2PAC i przylutowanych do płytek drukowanych o różnych wzorach mozaiki. Badane tranzystory cechują się wartościami następującymi parametrów [22]: u_{DSmax} = 200 V, i_{Dmax} = 52 A, R_{DS(on)max} = 49 mΩ. Producent deklaruje również wartość rezystancji termicznej wnętrze-obudowa R_{rhj-c} ≤ 0.35 K/W oraz wartość rezystancji termicznej wnętrze-otoczenie R_{thi-a} w zakresie od 40 do 62,5 K/W w zależności od powierzchni pada termicznego.

Wszystkie badane tranzystory umieszczone są parami na płytkach PCB o wymiarach 30,5 mm × 40,6 mm wykonanych z laminatu FR-4 o grubości 1,55 mm z folią miedzianą o grubości 35 µm i maską przeciwlutową. Badano 6 różnych wariantów mozaiki płytki drukowanej. Wzory tych mozajek (przed pocięciem płytek) pokazano na Rys. 2a dla strony TOP oraz na rys. 2b dla strony BOTTOM. Poszczególne zwory mozajek oznaczono symbolami B1–B6.



Rys. 2. Wzory zastosowanych mozajek płytek PCB: strona TOP (a) i strona BOTTOM (b)

Dla wszystkich płytek na stronie TOP zastosowano pad termiczny w formie prostokątnego obszaru miedzi, do której przylutowano obudowę tranzystora. Ma on powierzchnię równą 103,2 mm². Na wszystkich płytkach taką samą mozaikę mają pola przeznaczone do montażu tranzystorów pełniących rolę grzejnika i czujnika.



Rys. 3. Wzory zastosowanych mozajek płytek PCB z radiatorem lutowanym: strona TOP (a) i strona BOTTOM (b)

Jako płytkę odniesienia wybrano mozaikę oznaczoną symbolem B1, w której po stronie BOTTOM nie ma powierzchni miedzianej. Płytka B2 ma warstwę metalizacji miedzianej po stronie BOTTOM o powierzchni 361,2 mm². W płytkach B3 i B4 zastosowano przelotki termiczne o średnicy 0,35 mm umieszczone na padzie termicznym. W płytce B3 jest 25 takich przelotek, a w płytce B4 – 49 przelotek. W płytce B5 zastosowano 49 przelotek o średnicy 0,6 mm. W celu zbadania wpływu umiejscowienia przelotek termicznych w płytce B6 umieszczono 75 przelotek o średnicy 0,35 mm poza padem termicznym.

Sprawdzono także wpływ zastosowania radiatorów lutowanych na właściwości cieplne badanych tranzystorów. Na Rys. 3 pokazano widok mozaiki płytek drukowanych z

radiatorem lutowanym. Na mozaikach tych występują dodatkowe pola służące do przylutowania radiatora, a w padzie termicznym umieszczono 49 przelotek o średnicy 0,6 mm.

Na płytce B7 zamontowane są radiatory aluminiowe Ohmite wytłaczane na gorąco (extruded) i anodyzowany na czarno [18], na płytkach B8 i B9 - radiatory miedziane zwijane Fisher Elektronik z blachy o grubości 0,6 mm, wytłaczany na zimno (stamped) i powlekany [17]. W przypadku płytki B9 nie zastosowano maski przeciwlutowej po stronie BOTTOM.

Aby zilustrować sposób montażu testowanych tranzystorów na rys. 4 pokazano widok zmontowanych płytek B1 (rys. 4a) oraz B7 (rys. 4b).



Rys. 4. Widok zmontowanej płytki B1 (a) oraz B7 (b)

Widać, że odległość między obudowami tranzystorów zmontowanych na wspólnej płytce drukowanej wynosi około 6 mm. Radiator jest montowany tylko na tranzystorze, który pełni rolę źródła ciepła.

Wyniki pomiarów

Wykorzystując opisaną metodę pomiarową przeprowadzono pomiary własnych i wzajemnych rezystancji termicznych tranzystorów zamontowanych na płytkach drukowanych opisanych w poprzednim rozdziale. Na rys. 5-8 przedstawiono zmierzone wartości R_{th} oraz R_{thm} dla badanych płytek ułożonych poziomo (rys. 5–6) oraz dla płytek ustawionych pionowo (rys. 7-8).



Rys. 5. Zmierzone wartości własnej rezystancji termicznej tranzystorów zamontowanych na badanych płytkach ustawionych poziomo

Na rys. 5 widać, że różnica między wartościami rezystancji termicznej uzyskanymi dla badanych systemów chłodzenia przekracza nawet 45%. W przypadku tranzystorów pracujących bez radiatorów możliwe jest obniżenie rezystancji termicznej tranzystora, w porównaniu do systemu oznaczonego jako B1, nawet o 25%. Największe korzyści przynosi dodanie pola miedzi po drugiej stronie płytki drukowanej. Dalszą poprawę skuteczności chłodzenia tranzystora zapewnia wprowadzenie przelotek termicznych pod obudowa tranzystora. Liczba przelotek i ich średnica nie mają istotnego wpływu na wartość Rth. Umieszczenie przelotek termicznych poza padem termicznym powoduje nieznaczne pogorszenie skuteczności odprowadzania ciepła.

Dla tranzystora umieszczonego na płytce z radiatorami najmniejszą wartość rezystancji termicznej R_{th} uzyskuje się dla radiatora wytłaczanego na gorąco. Zastosowanie radiatora blaszanego powoduje wzrost rezystancji termicznej o prawie 20%, a dalszy wzrost tego parametru występuje, gdy na płytce nie ma maski przeciwlutowej.





Widoczne na rys. 6 wartości wzajemnej rezystancji termicznej R_{thm} są kilkukrotnie mniejsze od wartości R_{th} widocznych na rys. 5. Najmniejsze wartości R_{thm} uzyskano w przypadku płytki B1, której odpowiada największa wartość R_{th} . Zwiększanie powierzchni miedzi i wprowadzanie przelotek powoduje wzrost wartości R_{thm} . Dodanie radiatora powoduje nieznaczne zmniejszenie wartości tego parametru. Wzrost powierzchni miedzi na płytce drukowanej powoduje wzrost skuteczności przepływu ciepła między tranzystorami, co przejawia się wzrostem R_{thm} .







rys. 8. Zmierzone wartości wzajemnej rezystancji termicznej tranzystorów zamontowanych na badanych płytkach ustawionych pionowo

Na rys. 7 i 8 można zauważyć, że jakościowo identyczny wpływ konstrukcji systemu chłodzenia (mozaika płytki PCB i zastosowany radiator) na wartości R_{th} oraz R_{thm} uzyskano w przypadku pionowego ustawienia testowanych układów. W przypadku pionowego ustawienia płytki

uzyskuje się mniejsze wartości R_{th} oraz R_{thm} niż przy ustawieniu poziomych tych płytek. Największy względny spadek wartości mierzonych parametrów widoczny jest dla wzajemnej rezystancji termicznej i dochodzi nawet do 50%.

Podsumowanie

W pracy przedstawiono wyniki badań ilustrujących wpływ mozaiki płytki drukowanej na własną i wzajemną rezystancję termiczną tranzystorów MOS mocy przylutowanych do niej metodą montażu powierzchniowego. Pomiary wykonano przy zastosowaniu pośredniej metody elektrycznej.

W wyniku przeprowadzonych pomiarów stwierdzono, że projekt mozaiki płytki drukowanej istotnie wpływa na parametry cieplne charakteryzujące przepływ ciepła między tranzystorem umieszczonym na płytce drukowanej a otoczeniem oraz na przepływ ciepła między tranzystorami umieszczonymi na wspólnej płytce drukowanej. Dla każdego z rozważanych w tej pracy rysunku mozaiki uzyskano wartość rezystancji termicznej tranzystora znacznie mniejszy od wartości deklarowanej przez producenta.

Wprowadzenie pola miedzi po stronie BOTTOM płytki powoduje zmniejszenie wartości R_{th} o 16%. Z kolei, wprowadzenie przelotek termicznych powoduje dalsze obniżenie wartości R_{th} nawet o kolejne 10%. Wzrost liczby przelotek cieplnych powoduje nieznaczne (o około 2%) obniżenie wartości R_{th} .

Zastosowanie dodatkowego radiatora lutowanego do górnej strony płytki powoduje obniżenie rezystancji termicznej o dodatkowe 13 % w przypadku radiatora zwijanego oraz 23 % w przypadku radiatora wytłaczanego. Zwiększenie średnicy przelotek powoduje niewielki wzrost R_{th}. Bardziej skuteczne jest zastosowanie większej liczby przelotek o mniejszej średnicy.

Zastosowanie przelotek termicznych i radiatorów pozwala łącznie na obniżenie rezystancji termicznej względem wartości dla tranzystora bez dodatkowych elementów chłodzących nawet o 47 %, w przypadku zastosowania przelotek i radiatora wytłaczanego.

Zauważono, że wzajemna rezystancja termiczna między tranzystorami rośnie, gdy maleje rezystancja termiczna własna tranzystora. Wynika to z faktu, że przepływ ciepła przez powierzchnie miedziane na płytce drukowanej powoduje zmniejszenie nierównomierności rozkładu temperatury na płytce drukowanej i pozwala na wykorzystanie przy konwekcji ciepła także tej powierzchni płytki, na której znajdują się pola lutownicze i pad termiczny tranzystora, w którym nie jest generowane ciepło.

Przedstawione wyniki badań mogą być przydatne dla projektantów układów elektronicznych montowanych techniką SMT. Uwzględnienie tych wyników pozwoli zoptymalizować system chłodzenia tych układów, a w szczególności półprzewodnikowych przyrządów mocy.

Autorzy: prof. dr hab. inż. Krzysztof Górecki, dr inż. Krzysztof Posobkiewicz, Uniwersytet Morski w Gdyni, Katedra Elektroniki Morskiej, ul. Morska 81-87, 81-225 Gdynia, E-mail: k.gorecki@we.umg.edu.pl, k.posobkiewicz@we.umg.edu.pl.

LITERATURA

- 1. R. Perret, Power electronics semiconductor devices. John Wiley & Sons, Hoboken, 2009.
- K. Górecki, P. Górecki, J. Zarebski: Measurements of parameters of the thermal model of the IGBT module. IEEE Transactions on Instrumentation and Measurement, Vol. 68, No. 12, 2019, pp. 4864-4875.

- 3. K. Górecki, P. Ptak: New method of measurements transient thermal impedance and radial power of power LEDs. IEEE Transactions on Instrumentations and Measurement, Vol. 69, No. 1, 2020, pp. 212-220.
- D. Schweitzer, F. Ender, G. Hantos, P.G. Szabo, Thermal transient characterization of semiconductor devices with multiple heat-sources – fundamentals for a new thermal standard, Microelectronics Journal, Vol. 46, 2015, pp. 174-182.
- K. Górecki, K. Posobkiewicz: Selected problems of power MOSFETs thermal parameters measurements. Energies, Vol. 14, No. 24, 2021, 8353.
- K. Posobkiewicz, K. Górecki: Influence of selected factors on thermal parameters of the components of forced cooling systems of electronic devices. Electronics, Vol. 10, No. 3, 2021, 340
- Thermal performance of CoolMOS[™] CFD7A in D2PAK 7-pin on insulated metal substrates. Infineon, nota AN_2001_PL52_2005_184555, ver 1.0, 20.04.2020. https://www.infineon.com/dgdl/Infineon-MOSFET_CoolMOS _650_CFD7A_D2PAK_7PIN-ApplicationNotes-v01_00-EN.pdf?fileId=5546d462719b592301719bd2a82300fc
- Guenin B.: Thermal Vias A Packaging Engineer's Best Friend; August 1, 2004; https://www.electronics-cooling.com/ 2004/08/thermal-vias-a-packaging-engineers-best-friend
- Stout R.: Thermal Venting with Thermal Vias; November 1, 2013; Electronics Cooling; https://www.electronicscooling.com/2013/11/thermal-venting-thermal-vias
- Schmolzer B., Schnoy F.: Thermal performance of surface mount semiconductor packages; Infineon; AN_201708_PL52_023; 2018; https://www.infineon.com/dgdl/ Infineon-Package_MOSFET_Thermal_performance_of_ surface_mount_semiconductor_packages-AN-v01_01-EN.pdf?fileId=5546d462636cc8fb0163bbc605c2585
- 11. Schindler G.: Thermal Vias Benefits and Limitations; https://www.linkedin.com/pulse/thermal-vias-benefitslimitations-g%C3%BCnther-schindler
- 12. Thermal measurement on D2PAK on PCB. Infineon AN-2021-02, Ver. 2, 2021/05/03
- Al-SiC for use as metal substrate within Printed Circuit Board Assemblies or as base substrate in Printed Electronics; https://www.mc21inc.com/thermal/printedelectronics.html
- K. Górecki, P. Ptak, M. Janicki, M. Napieralska: Comparison of properties for selected experimental set-ups dedicated to measuring thermal parameters of power LEDs. Energies, Vol. 14, No. 11, 2021, 3240.
- 15. S. Mohan: Thermal Comparison of FR-4 and Insulated Metal Substrate PCB for GaN Inverter; Texas Instruments, Application Report TIDA 030-June 2019
- ThermaWick Thermal Jumper Surface Mount Chip. Vishay, Rev. 18-Mar-2021; https://www.vishay.com/en/thermalmanagement/
- 17. Karta katalogowa radiatorów FK 244 13 D2PAK. Fisherelektronik; https://www.fischerelektronik.de/ web_fischer/en_GB/heatsinks/C04/Heatsinks%20for%20D%20 PAK%20and%20others/PG/FK244_13D2PAK/index.xhtml
- Karta katalogowa radiatorów D Series. Ohmite; https://www.ohmite.com/catalog/d-series-heatsink
- A Pietruszka, P Górecki, S Wroński, B Illés, A Skwarek: The Influence of Soldering Profile on the Thermal Parameters of Insulated Gate Bipolar Transistors (IGBTs), Applied Sciences Vol.11, No. 12, 2021, 5583
- Górecki K., Zarębski J.: Modeling the influence of selected factors on thermal resistance of semiconductor devices. IEEE Transactions on Components, Packaging and Manufacturing Technology, Vol. 4, No. 3, 2014, pp. 421-428.
- Y. Avenas, L. Dupont, Z. Khatir: Temperature measurement of power semiconductor devices by thermo-sensitive electrical parameters – a review. IEEE Transactions on Power Electronics, Vol. 27, No. 6, pp. 3081-3092, 2012.
- 22. Karta katalogowa tranzystora FDB52N20. Fairchild Semiconductor. 11.2013; https://www.onsemi.com/download/ data-sheet/pdf/fdb52n20-d.pdf